

GENEL TANIM / GENERAL DESCRIPTION

Ders Adı / Course Name	VLSI CIRCUIT DESING / VLSI CIRCUIT DESING	
Ders Kodu / Course Code	505024632014	
Ders Türü / Course Type		
Ders Seviyesi / Course Level	First Cycle / First Cycle	
Ders Akts Kredi / ECTS	5.00	
Haftalık Ders Saati (Kuramsal) / Course Hours For Week (Theoretical)	2.00	
Haftalık Uygulama Saati / Course Hours For Week (Objected)	2.00	
Haftalık Laboratuvar Saati / Course Hours For Week (Laboratory)	0.00	
Dersin Verildiği Yıl / Year	4	
Öğretim Sistemi / Teaching System	Face to Face / Face to Face	
Eğitim Dili / Education Language		
Ön Koşulu Olan Ders(ler) / Precondition Courses	Yok	None
Amacı / Purpose	Bu dersin amacı, lisans öğrencilerine çok büyük ölçekli entegre (VLSI) devrelerin hızlı uygulamaları için tasarım tekniklerini ve araçlarını tanıtmaktır.	The objective of this course is to introduce undergraduate students to design techniques and tools for rapid implementations of very large-scale integrated (VLSI) circuits.
İçeriği / Content	Çok büyük ölçekli tımlşık (VLSI) devrelerin, MOS teknolojisinin ve mantığın hızlı uygulamaları için tasarım teknikleri. Yapılandırılmış tasarım. Tasarım kuralları, yerleşim prosedürleri. Tasarım yardımcıları: yerleşim, tasarım kuralı kontrolü, mantık ve devre simülasyonu. Zamanlama. Test edilebilirlik. Devreleri geliştirmek ve düzenlemek için projeler.	Design techniques for rapid implementations of very large-scale integrated (VLSI) circuits, MOS technology and logic. Structured design. Design rules, layout procedures. Design aids: layout, design rule checking, logic, and circuit simulation. Timing. Testability. Projects to develop and lay out circuits.
Önerilen Diğer Hususlar / Recommended Other Considerations	Yok	None
Staj Durumu / Internship Status	Yok	None
Kitabı / Malzemesi / Önerilen Kaynaklar / Books / Materials / Recommended Reading	Ders kitabı: Douglas A. Pucknell and Kamran Eshraghian, Basic VLSI Design e/3, Prentice Hall 1994 Yardımcı kitap: Kang and Y. Leblebici, CMOS Digital Integrated Circuits: Analysis and Design Neil H. E. Weste and Kamran Eshraghian, Principles of CMOS VLSI Design: A Systems Perspective e/2, Addison-Wesley, 1992	Textbook: Douglas A. Pucknell and Kamran Eshraghian, Basic VLSI Design e/3, Prentice Hall 1994 Reference books: Kang and Y. Leblebici, CMOS Digital Integrated Circuits: Analysis and Design Neil H. E. Weste and Kamran Eshraghian, Principles of CMOS VLSI Design: A Systems Perspective e/2, Addison-Wesley, 1992
Öğretim Üyesi (Üyeleri) / Faculty Member (Members)		

ÖĞRENME ÇIKTILARI / LEARNING OUTCOMES

1	VLSI devreler için tasarım tekniklerini anlayabilme	Understanding the design techniques for VLSI circuits
2	VLSI devreler için tasarım araçlarını kullanabilme	Ability to use design tools for VLSI circuits
3	VLSI devre tasarımında tecrübe kazanma	Gaining experience in VLSI circuit design

HAFTALIK DERS İÇERİĞİ / DETAILED COURSE OUTLINE

Hafta / Week					
1	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	CMOS Teknolojisine ve Düzenine Giriş: entegre devre teknolojisi, temel MOS transistörleri, CMOS üretimi	Tanıtım			
	Introduction to CMOS Technology and Layout: integrated circuit technology, basic MOS transistors, CMOS fabrication				
2	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	CMOS Teknolojisine ve Düzenine Giriş: entegre devre teknolojisi, temel MOS transistörleri, CMOS üretimi	Benzetim uygulamaları			
	Introduction to CMOS Technology and Layout: integrated circuit technology, basic MOS transistors, CMOS fabrication	Simulation applications			
3	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	MOS Devrelerinin Temel Elektriksel Özellikleri: dreyn-kaynağa karşı akım ilişkileri, MOS eşik voltajının yönleri, geçiş transistörü, NMOS ve CMOS invertör, MOS devre modeli, CMOS'ta Kilitleme	Benzetim uygulamaları			
	Basic Electrical Properties of MOS Circuits: drain-to-source current versus voltage relationships, aspects of MOS threshold voltage, pass transistor, NMOS and CMOS inverter, MOS circuit model, Latch-up in CMOS	Simulation applications			
4	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	MOS Devre Tasarım Süreçleri: MOS katmanları, Çubuk diyagramları, Ölçeklenebilir CMOS Tasarım Kuralları, Sembolik diyagramlar	Benzetim uygulamaları			
	MOS Circuit Design Processes: MOS layers, Stick diagrams, Scaleable CMOS Design Rules, Symbolic diagrams	Simulation applications			
5	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	MOS Devre Tasarım Süreçleri: MOS katmanları, Çubuk diyagramları, Ölçeklenebilir CMOS Tasarım Kuralları, Sembolik diyagramlar	Benzetim uygulamaları			
	MOS Circuit Design Processes: MOS layers, Stick diagrams, Scaleable CMOS Design Rules, Symbolic diagrams	Simulation applications			

	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
6	Temel Devre Kavramları: Sheet direnci, katmanların alan kapasitansları, evirici gecikmeleri, büyük kapasitif yüklerin sürülmesi, yayılma gecikmeleri	Benzetim uygulamaları			
	Basic Circuit Concepts: Sheet resistance, area capacitances of layers, inverter delays, driving large capacitive loads, propagation delays	Simulation applications			
7	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Alt Sistem Tasarımı ve Düzeni: bölümlenme ve tasarım basitleştirme, anahtar mantığı, kapı mantığı, kombinasyonel mantık, saat ayarlı sıralı mantık, alt sistem tasarım süreçleri dahil mimari sorunlar	Benzetim uygulamaları			
	Subsystem Design and Layout: architectural issues including partitioning and design simplification, switch logic, gate logic, combinational logic, clocked sequential logic, subsystem design processes	Simulation applications			
8	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Ara sınav				
	Midterm Exam				
9	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Alt Sistem Tasarımı ve Düzeni: bölümlenme ve tasarım basitleştirme, anahtar mantığı, kapı mantığı, kombinasyonel mantık, saat ayarlı sıralı mantık, alt sistem tasarım süreçleri dahil mimari sorunlar	Benzetim uygulamaları			
	Subsystem Design and Layout: architectural issues including partitioning and design simplification, switch logic, gate logic, combinational logic, clocked sequential logic, subsystem design processes	Simulation applications			
10	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Tasarım Süreci İllüstrasyonu - Hesaplamalı Öğeler: tasarım süreci örnekleri, düzenlilik, bir ALU alt sisteminin tasarımı, çeşitli toplayıcılar, çoklayıcılar	Benzetim uygulamaları			
	Illustration of the Design Process- Computational Elements: examples of design process, regularity, design of an ALU subsystem, various adders, multiplexers	Simulation applications			

	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
11	Bellek, kayıtlar ve Sistem Zamanlamasının Yönleri: yaygın olarak kullanılan depolama / bellek öğeleri, bellek hücrelerinin dizilerini oluşturma, kat planlaması, kayıt dizileri, RAM dizileri, sistem zamanlama konuları	Benzetim uygulamaları			
	Memory, registers, and Aspects of System Timing: commonly used storage/memory elements, forming arrays of memory cells, floor planning, register arrays, RAM arrays, system timing considerations	Simulation applications			
12	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Test edilebilirlik: sistem bölümlenme, test edilebilirlik için tasarım, kombinasyonel mantığı ve sıralı mantığı test etme, test yönergeleri için pratik tasarım, tarama tasarım teknikleri	Benzetim uygulamaları			
	Testability: system partitioning, design for testability, testing combinational logic and sequential logic, practical design for test guidelines, scan design techniques	Simulation applications			
13	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Analog CMOS Devrelerine Giriş: akım aynaları, CMOS Op-Amp aşamaları, transistör boyutlandırma ve oranlama, AC ve DC analizi	Benzetim uygulamaları			
	Introduction to Analog CMOS Circuits: current mirrors, CMOS Op-Amp stages, transistor sizing and ratioing, AC and DC analysis	Simulation applications			
14	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Analog CMOS Devrelerine Giriş: akım aynaları, CMOS Op-Amp aşamaları, transistör boyutlandırma ve oranlama, AC ve DC analizi	Benzetim uygulamaları			
	Introduction to Analog CMOS Circuits: current mirrors, CMOS Op-Amp stages, transistor sizing and ratioing, AC and DC analysis	Simulation applications			
15	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Genel tekrar	Benzetim uygulamaları			
	Overview	Simulation application			
16	Teorik Dersler / Theoretical	Uygulama	Lab	Öğretim Yöntem ve Teknikleri/Teaching Methods Techniques	Ön Hazırlık / Preliminary
	Final sınavı				
	Final exam				

DEĞERLENDİRME / EVALUATION

Yarıyıl (Yıl) İçi Etkinlikleri / Term (or Year) Learning Activities	Sayı / Number	Katkı Yüzdesi / Percentage of Contribution (%)
Ara Sınav / Midterm Examination	1	100
Toplam / Total:	1	100
Başarı Notuna Katkı Yüzdesi / Contribution to Success Grade(%):		40

Yarıyıl (Yıl) Sonu Etkinlikleri / End Of Term (or Year) Learning Activities	Sayı / Number	Katkı Yüzdesi / Percentage of Contribution (%)
Final Sınavı / Final Examination	1	100
Toplam / Total:	1	100
Başarı Notuna Katkı Yüzdesi / Contribution to Success Grade(%):		60

Etkinliklerinin Başarı Notuna Katkı Yüzdesi(%) Toplamı / Total Percentage of Contribution (%) to Success Grade:	100
Değerlendirme Tipi / Evaluation Type:	

İŞ YÜKÜ / WORKLOADS

Etkinlikler / Workloads	Sayı / Number	Süresi (Saat) / Duration (Hours)	Toplam İş Yüğü (Saat) / Total Work Load (Hour)
Proje Hazırlama / Project Preparation	1	25.00	25.00
Ara Sınav / Midterm Examination	1	2.00	2.00
Final Sınavı için Bireysel Çalışma / Individual Study for Final Examination	1	25.00	25.00
Bireysel Çalışma / Self Study	14	1.00	14.00
Final Sınavı / Final Examination	1	2.00	2.00
Ara Sınav İçin Bireysel Çalışma / Individual Study for Mid term Examination	1	15.00	15.00
Derse Katılım / Attending Lectures	14	4.00	56.00
Toplam / Total:	33	74.00	139.00

PROGRAM VE ÖĞRENME ÇIKTISI / PROGRAM LEARNING OUTCOMES

Öğrenme Çıktıları / Learning Outcomes	Program Çıktıları / Program Outcomes																		
	1.1.1	1.1.2	1.1.3	1.1.4	1.1.5	1.1.6	1.1.7	1.1.8	1.1.9	1.1.10	1.1.11	1.1.12	1.1.13	1.1.14	1.1.15	1.1.16	1.1.17	1.1.18	
1.VLSI devreler için tasarım tekniklerini anlayabilme / Understanding the design techniques for VLSI circuits	5	4	4																
2.VLSI devreler için tasarım araçlarını kullanabilme / Ability to use design tools for VLSI circuits				5		4													
3.VLSI devre tasarımında tecrübe kazanma / Gaining experience in VLSI circuit design	5					4													

Katkı Düzeyi / Contribution Level : 1-Çok Düşük / Very low, 2-Düşük / Low, 3-Orta / Moderate, 4-Yüksek / High, 5-Çok Yüksek / Very high